

**SURFACE-EMISSION TYPE SEMICONDUCTOR LIGHT-EMITTING ELEMENT AND
MANUFACTURE THEREOF**

Patent Number: JP4029374
Publication date: 1992-01-31
Inventor(s): SEKII HIROSHI; others: 01
Applicant(s): OMRON CORP
Requested Patent: ☐ JP4029374
Application Number: JP19900132694 19900524
Priority Number(s):
IPC Classification: H01L33/00
EC Classification:
Equivalents:

JP 4-29374

Abstract

Abstract

PURPOSE: To obtain a large-output light-emitting element which is superb in cooling property by allowing a crystal layer including a light-emitting region to be grown on a substrate for growth and then an Si substrate to be joined to an uppermost layer of the crystal layer as a new substrate and further the substrate for growth to be eliminated.

CONSTITUTION: An n-Ga_{0.3}Al_{0.7}As clad layer 2, a Ga_{0.6}Al_{0.4}As activation layer 3, and a p-Ga_{0.3}Al_{0.7}As clad layer 4 are allowed to grow on a GaAs layer 1 in sequence, an ohmic electrode is formed on the p-Ga_{0.3}Al_{0.7}As clad layer 4, and Au is exposed on its uppermost layer. Then, a p-Si substrate 5 is placed on this ohmic electrode, is heated, and then the Si substrate 5 and the p-Ga_{0.3}Al_{0.7}As clad layer 4 are bonded. Finally, the GaAs substrate 1 is eliminated by etching etc., thus enabling cooling property to be improved.

Data supplied from the esp@cenet database - I2

BEST AVAILABLE COPY

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-29374

⑬ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)1月31日

H 01 L 33/00

A

8934-4M

審査請求 未請求 請求項の数 4 (全5頁)

⑮ 発明の名称 面出射型半導体発光素子およびその作製方法

⑯ 特 願 平2-132694

⑰ 出 願 平2(1990)5月24日

⑱ 発 明 者 関 井 宏 京都府京都市右京区花園土堂町10番地 オムロン株式会社
内

⑲ 発 明 者 今 仲 行 一 京都府京都市右京区花園土堂町10番地 オムロン株式会社
内

⑳ 出 願 人 オムロン株式会社 京都府京都市右京区花園土堂町10番地

㉑ 代 理 人 弁理士 牛久 健司

明 細 書

1. 発明の名称

面出射型半導体発光素子
およびその作製方法

2. 特許請求の範囲

(1) 成長用基板上に発光領域を含む結晶層を成長
させ、

その後、結晶層の最上層に新たな基板として
Si基板を接合しかつ成長用基板を除去する、

面出射型半導体発光素子の作製方法。

(2) 結晶層の最上層にAu膜を形成し、このAu
膜にSi基板を接した状態で加温することにより
AuとSiの合金反応を利用してSi基板を接合
する、請求項(1)に記載の面出射型半導体発光素
子の作製方法。

(3) 成長用基板上に結晶成長した発光領域を含み
かつ成長用基板が除去された結晶成長層が新たな
Si基板に接合されてなる面出射型半導体発光素
子。

(4) 結晶成長層とSi基板との接合面がSiと
Auとの合金で形成されている請求項(3)に記載
の面出射型半導体発光素子。

3. 発明の詳細な説明

発明の要約

結晶成長後、成長用基板をエッチング等により
除去し、新たな基板としてSiを用いることで放
熱特性に優れた高出力発光素子が得られる。作製
が容易でかつ均一性の優れたものであり、後加工
も容易であるから、LEDアレーや面発光レーザ
等への応用、展開も可能である。

技術分野

この発明は面出射型半導体発光素子およびその
作製方法に関する。

従来技術とその問題点

面出射型半導体発光素子では発光した多くの光
が成長用基板で吸収されてしまうので、その光出
力を向上させるために、成長用基板上に発光層を
含む複数層の結晶層を結晶成長させたのち、成長
用基板をエッチング等で取り去る方法が一般的に

とられている。

この方法の問題点としては以下の点が挙げられる。

結晶成長層の一部を基板として使用することになるため結晶成長層が全体として200 μm 以上必要となり、成長時間が異常に長くなる。

成長膜厚の制御性が悪いため光出力の均一性が悪く、場合によっては必要な後加工も困難である。

結晶成長層の熱伝導が除去される成長用基板のそれよりも悪いために高出力動作時発熱しやすい。

上記の従来方法およびその問題点を、第4図および第5図を参照して具体的に説明する。高出力発光ダイオード(LED)を例に挙げる。

LEDを高出力化する方法には大きく分けて次の2つがある。

1. ダブルヘテロ(DH)構造にすることで内部発光効率を向上させる。
2. 光の取出し効率を向上させる。

Ga_{0.5}Al_{0.5}As層15を新たな基板として使用し、素子を上下反転した状態で、この基板15の下面に電極17を、クラッド層12の上面の一部に電極18をそれぞれ形成する。

Ga-As系材料の場合、Alの含有量の高い組成ほどエネルギー・ギャップが広がるため、Ga_{0.8}Al_{0.4}As活性層13に対してAl組成比の高いp-Ga_{0.5}Al_{0.5}As層15をここでは基板の代わりとしている訳である。このようにして、Ga_{0.8}Al_{0.4}As活性層13から等方的に発光した光に対して基板15は透明体として働くため、基板15側に向う光は電極17で反射され、基板15内で往復して上面に出射する。これにより、上記2.の光の取出し効率の向上が達成される。

しかしながら、基板として使うには結晶成長層は200 μm 以上の厚さが必要であり、結晶成長時間が異常に長くなる。

また、結晶成長層が厚くなると各層の膜厚もばらつくため、光出力の面内ばらつきが大きくなったり、発光領域を限定するような後加工も難しく

特に2.の光の取出し効率を向上させる手法として結晶成長用基板を除去してこの基板による光の吸収をなくし、反射させることにより外部に出射させている。

第4図(A)、(B)はGa-As系半導体材料を用いてLEDを製造するプロセスを示している。

GaAs基板11上にn-Ga_{0.3}Al_{0.7}Asクラッド層12、Ga_{0.6}Al_{0.4}As活性層13、p-Ga_{0.8}Al_{0.7}Asクラッド層14およびp-Ga_{0.5}Al_{0.5}As層15を順次成長させる(第4図(A))。

この構造はDH構造であるから内部発光効率は高い。しかし、基板11として用いたGaAsがGa_{0.6}Al_{0.4}As活性層13で発生した光の吸収体として働くため、GaAs基板11が存在すると等方的に発光する光のうち半分近くは吸収され外に出射しないために光出力が向上しない。そこでGaAs基板11のみをエッチング等で除去する(第4図(B))。

そして、第5図に示すように、最上層のp-

なる。

さらに、Ga-As系材料の場合、Al含有量が増えるほど熱伝導率が悪くなるため、基板材料をGaAsからGa_{0.5}Al_{0.5}Asに変更することで放熱特性が悪くなり、素子自体が発熱しやすくなる、等の問題点がある。

発明の目的

この発明は、成長用基板を除去しても結晶成長層を新たな基板として使用する必要のない面出射型半導体発光素子およびその作製方法を提供することを目的とする。

発明の構成、作用および効果

この発明による面出射型半導体発光素子の作製方法は、成長用基板上に発光領域を含む結晶層を成長させ、その後、結晶層の最上層に新たな基板としてSi基板を接合しかつ成長用基板を除去することを特徴とする。

好ましくは、結晶層の最上層にAu膜を形成し、このAu膜にSi基板を接した状態で加温することによりAuとSiの合金反応を利用して

Si 基板を接合する。

この発明による面出射型半導体発光素子は、成長用基板上に結晶成長した発光領域を含みかつ成長用基板が除去された結晶成長層が新たな Si 基板に接合されてなることを特徴とする。

好ましくは、結晶成長層と Si 基板との接合面が Si と Au との合金で形成されている。

この発明によると、結晶成長層に Si 基板が接合されているから結晶成長層を基板として用いる必要はなく、結晶成長層はせいぜい数 $10\mu\text{m}$ で済むので成長時間が短くて済む。

また、成長膜厚がそれほど厚くなく通常レベルなので制御性がよく、光出力の均一性がよい。さらに後加工が必要であっても容易である。

さらに Si 基板を用いているため熱伝導性が向上し発熱の影響が少なくなる。

Si 基板の接合のために Au を用いると、Au と Si の共晶部分が光の反射層として働くため光の取出し効率が優れたものとなる。

実施例の説明

との接合面は Au と Si の合金化領域 6 となる。

最後に GaAs 基板 1 をエッチング等により除去する (第 1 図 (C))。

そして、第 2 図に示すように、この素子を上下反転し、Si 基板 5 の下面に電極 7 を、クラッド層 2 上面の一部に電極 8 を設ける。

この実施例においては、成長層 (クラッド層 2、4 および活性層 3) がトータルでせいぜい数 $10\mu\text{m}$ で済むので成長時間が短くて済む。

また、成長膜厚が通常レベルなので膜厚制御性がよく光出力の均一性がよく、後加工が必要であったとしても容易である。

GaAs および Si の熱伝導率はそれぞれ 0.13 および $0.38\text{ cal/cm}\cdot\text{sec}\cdot\text{deg}$ であるから Si 基板を用いることにより従来より放熱特性が向上する。

さらに、AuSi 合金化領域は活性層 3 で発光する光に対して反射体として働くから (第 2 図参照) 光の取出し効率の点でも優れている。

この発明による面出射型半導体発光素子は GaAs 系の材料に限定されないのはいうまでもな

第 1 図はこの発明による面出射型半導体発光素子の作製方法の一例を示しており、第 2 図は作製された面出射型半導体発光素子の構造および動作状態を示している。

GaAs 基板 1 上に $n\text{-Ga}_{0.3}\text{Al}_{0.7}\text{As}$ クラッド層 2、 $\text{Ga}_{0.6}\text{Al}_{0.4}\text{As}$ 活性層 3 および $p\text{-Ga}_{0.3}\text{Al}_{0.7}\text{As}$ クラッド層 4 を順次成長させる (第 1 図 (A))。この構造は DH 構造であるから内部発光効率が高い。

$p\text{-Ga}_{0.3}\text{Al}_{0.7}\text{As}$ クラッド層 4 上にオーミック電極を形成し、その最上層には Au が露出するようにしておく。

そして、このオーミック電極上に $p\text{-Si}$ 基板 5 を置き、加熱することにより、Si 基板 5 と $p\text{-Ga}_{0.3}\text{Al}_{0.7}\text{As}$ クラッド層 4 とを接着させる (第 1 図 (B))。Si と Au は第 2 図に示すような状態図に従って合金化するから Au と Si を直接接触させながら熱処理することにより $p\text{-Ga}_{0.3}\text{Al}_{0.7}\text{As}$ クラッド層 4 と Si 基板 5 を接着することができる。クラッド層 4 と Si 基板 5

い。また、面出射型発光素子であればレーザ・ダイオード (LD) でも LED でもよく、アレー化してもよい。上記実施例では Si 基板と接着する層がクラッド層となっているが、光を透過する層であればクラッド層と Si 基板との間に介在させてもよい。

4. 図面の簡単な説明

第 1 図 (A) から (C) はこの発明による面出射型半導体発光素子の作製方法を示すものである。

第 2 図は作製された面出射型半導体発光素子の構成を示す断面図である。

第 3 図は Si と Au との状態図を示すグラフである。

第 4 図 (A) および (B) は従来の面出射型半導体発光素子の作製方法を示すものであり、第 5 図は従来の面出射型半導体発光素子を示す断面図である。

1 … GaAs 基板、

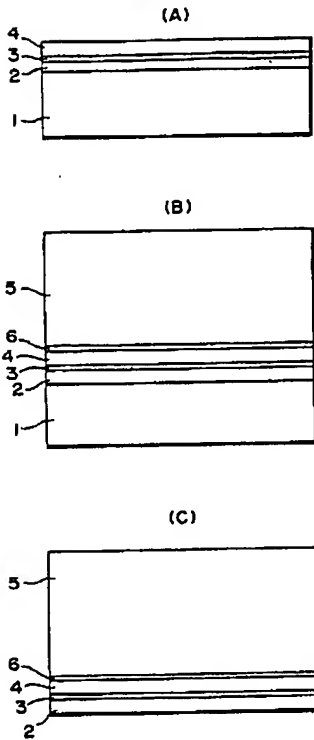
2 … $n\text{-Ga}_{0.3}\text{Al}_{0.7}\text{As}$ クラッド層、

- 3 ... $\text{Ga}_{0.6}\text{Al}_{0.4}\text{As}$ 活性層,
- 4 ... $\text{p-Ga}_{0.3}\text{Al}_{0.7}\text{As}$ クラッド層,
- 5 ... p-Si 基板,
- 6 ... AuSi 合金化領域。

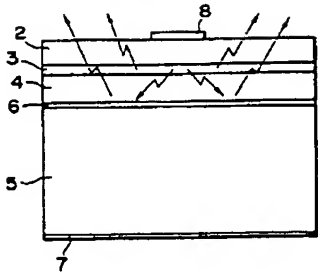
以 上

特許出願人 オムロン株式会社
代 理 人 弁理士 牛 久 健 司

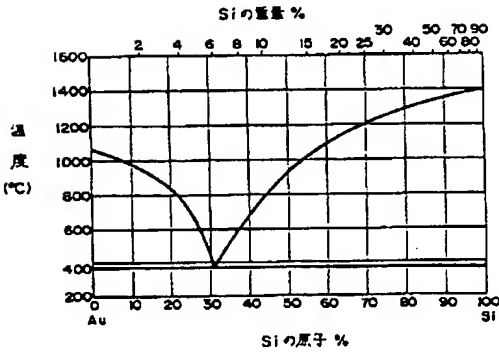
第 1 図



第 2 図

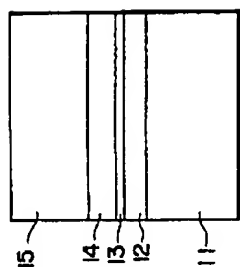


第 3 図

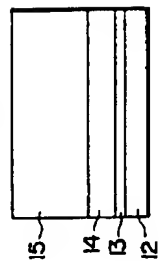


第 4 図

(A)



(B)



第 5 図

